

**SOLID-STATE IMAGE SENSING DEVICE**

**Publication Number:** 2000-124438 (JP 2000124438 A) , April 28, 2000

**Inventors:**

- IIDA YOSHINORI

**Applicants**

- TOSHIBA CORP

**Application Number:** 10-296724 (JP 98296724) , October 19, 1998

**International Class:**

- H01L-027/146
- H04N-005/335

**Abstract:**

**PROBLEM TO BE SOLVED:** To obtain an amplification type solid-state image sensing device of high sensitivity by forming an optical pipe-like structure formed of a light screening material between an opening part of a light screening film and a semiconductor board surface. **SOLUTION:** A source and a drain of an amplification transistor are connected to an outside of an image sensing region by a second metallic wiring 7 formed in a first metallic wiring 6 and an upper layer of the first metallic wiring 6 interposing an insulation film 10. A light screening film 8 formed of a light screening material is formed in an upper layer of the second metallic wiring 7 interposing the insulation layer 10. An opening part for a photodiode is formed in the light screening film 8. The insulation layer 10 is etched to self-align to an opening part of the light screening film 8, and a second light screening film 9 is deposited conformally by an isotropical deposition process. The second light screening film 9 is etched back and a pipe-like structure of the second light screening film 9 consisting of a sidewall is obtained. As a result, enough sensitivity improvement effect can be obtained. COPYRIGHT: (C) 2000,JPO

JAPIO

© 2005 Japan Patent Information Organization. All rights reserved.

Dialog® File Number 347 Accession Number 6538714

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2000-124438

(P 2000-124438A)

(43) 公開日 平成12年4月28日 (2000. 4. 28)

(51) Int. Cl.<sup>7</sup>

識別記号

FI

テーマコード (参考)

H01L 27/146

H01L 27/14

A 4M118

H04N 5/335

H04N 5/335

A 5C024

審査請求 未請求 請求項の数 9-

OL

(全 10 頁)

(21) 出願番号 特願平10-296724

(22) 出願日 平成10年10月19日 (1998. 10. 19)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 飯田 義典

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(74) 代理人 100081732

弁理士 大胡 典夫 (外1名)

最終頁に続く

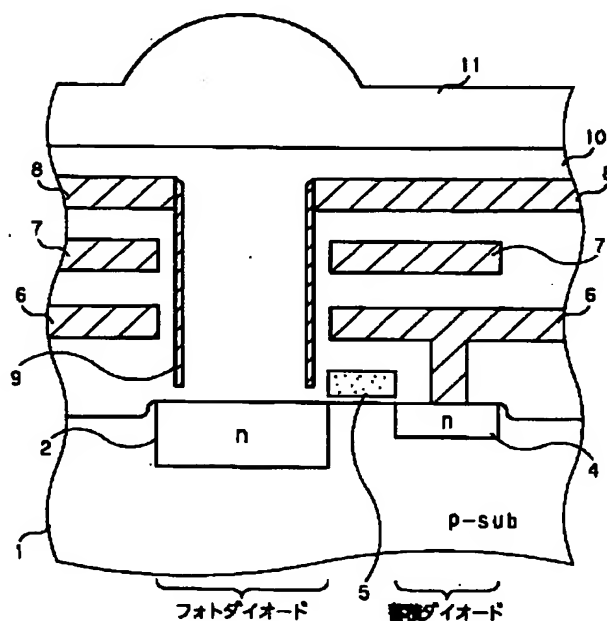
(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 高感度で感度シェーディングの無い幅型固体撮像装置を提供すること。

【解決手段】 遮光膜の開口部から半導体基板表面までの間に、遮光性材料からなる光学パイプ状の構造を形成している。また、撮像領域周辺部においても、光入射角が90° 以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射する。

【効果】 本発明によれば、高感度で感度シェーディングの無い増幅型固体撮像装置を得ることができる。



## 【特許請求の範囲】

【請求項 1】 半導体基板上に複数の単位画素を 2 次元配置してなり、

各々の単位画素に、光電変換のためのフォトダイオードと、フォトダイオードで得られた信号電荷を蓄積する蓄積ダイオードと、フォトダイオードで得られた信号電荷を蓄積ダイオードに転送するための転送トランジスタと、蓄積ダイオードに蓄積された信号電荷をリセットするリセットトランジスタと、蓄積ダイオードに蓄積された信号電荷により変調される増幅トランジスタと、増幅トランジスタからの信号電圧を読み出す信号読み出し部とが設けられた増幅型固体撮像装置であって、前記フォトダイオードを除く領域への入射光を遮るために、前記蓄積ダイオード、転送トランジスタ、増幅トランジスタ、およびリセットトランジスタ等の上に遮光性材料からなる遮光膜が形成されており、該遮光膜は前記半導体基板表面と平行な面に形成された第 1 の遮光膜と、該第 1 の遮光膜に形成された開口部に接したパイプ状に形成された第 2 の遮光膜との組み合わせにより構成されていることを特徴とする増幅型固体撮像装置。

【請求項 2】 半導体基板上に複数の単位画素を 2 次元配置してなり、

各々の単位画素に、光電変換のためのフォトダイオードと、フォトダイオードで得られた信号電荷を蓄積する蓄積ダイオードと、フォトダイオードで得られた信号電荷を蓄積ダイオードに転送するための転送トランジスタと、蓄積ダイオードに蓄積された信号電荷をリセットするリセットトランジスタと、蓄積ダイオードに蓄積された信号電荷により変調される増幅トランジスタと、増幅トランジスタからの信号電圧を読み出す信号読み出し部とが設けられた増幅型固体撮像装置であって、前記フォトダイオードは、第 1 導電型の半導体基板あるいは第 1 導電型の不純物ウェル構造と、該半導体基板表面近傍の半導体基板内部に形成された第 1 導電型の反対導電型の第 2 導電型の不純物領域とにより構成される第 1 の PN 接合と、該半導体基板表面近傍に形成された第 1 導電型の不純物領域と、前記半導体基板表面付近の半導体基板内部に形成された第 2 導電型の不純物領域とにより構成される第 2 の PN 接合とにより構成されており、

前記フォトダイオードを除く領域への入射光を遮るために、前記蓄積ダイオード、転送トランジスタ、増幅トランジスタ、およびリセットトランジスタ等の上に遮光性材料からなる遮光膜が形成されており、

該遮光膜は導電性材料により構成されており、該遮光膜は、前記フォトダイオードの表面近傍に形成された前記第 1 導電型の不純物層と電気的に接続されていることを特徴とする増幅型固体撮像装置。

【請求項 3】 前記遮光膜は、前記単位画素が 2 次元配置される領域以外の領域において、前記第 1 導電型の半

導体基板あるいは前記前記第 1 導電型の不純物ウェル領域に電気的に接続されていることを特徴とする請求項 2 記載の増幅型固体撮像装置。

【請求項 4】 前記遮光膜は、前記半導体基板表面と平行な第 1 の平面に形成される第 1 の材料からなる第 1 の遮光膜と、該第 1 の遮光膜の開口部に接したパイプ状に形成される、第 1 の材料とは異なる第 2 の材料からなる第 2 の遮光膜とにより構成されることを特徴とする請求項 1～3 記載の増幅型固体撮像装置。

【請求項 5】 前記第 1 の材料がアルミニウムを主成分とする材料であり、前記第 2 の材料がタングステンを主成分とする材料であることを特徴とする請求項 4 記載の増幅型固体撮像装置。

【請求項 6】 前記フォトダイオード表面に透光性でありかつ導電性の材料からなる薄膜電極が形成されており、前記遮光膜は該薄膜電極を介して前記フォトダイオード表面近傍に形成された前記第 1 導電型の不純物層と電気的に接続されていることを特徴とする請求項 2～5 記載の増幅型固体撮像装置。

【請求項 7】 前記薄膜電極が、窒化チタニウムからなることを特徴とする請求項 6 記載の増幅型固体撮像装置。

【請求項 8】 半導体基板上に複数の単位画素を 2 次元配置してなり、

各々の単位画素に、光電変換のためのフォトダイオードと、フォトダイオードで得られた信号電荷を蓄積する蓄積ダイオードと、フォトダイオードで得られた信号電荷を蓄積ダイオードに転送するための転送トランジスタと、蓄積ダイオードに蓄積された信号電荷をリセットするリセットトランジスタと、蓄積ダイオードに蓄積された信号電荷により変調される増幅トランジスタと、増幅トランジスタからの信号電圧を読み出す信号読み出し部とが設けられ、前記フォトダイオードを除く領域への入射光を遮るために、前記蓄積ダイオード、転送トランジスタ、増幅トランジスタ、およびリセットトランジスタ等の上に遮光性材料からなる遮光膜が形成される増幅型固体撮像装置の製造方法であって、すくなくとも、前記半導体基板に平行な面に形成される第 1 の遮光膜をエッチング加工する工程と、

該遮光膜をエッチング加工したのちに自己整合的に遮光膜より下層の絶縁層構造をエッチング加工する工程と、該絶縁層構造をエッチング加工したのちに第 2 の遮光膜を等方的に堆積する工程と、該第 2 の遮光膜を異方性エッチングによりエッチバック加工する工程と、を含むことを特徴とする増幅型固体撮像装置の製造方法。

【請求項 9】 前記絶縁層構造のエッチング加工ののちに、前記第 2 の遮光膜の前記エッチバック加工に対するエッチング耐性を有する薄膜を堆積する工程を含むこと

を特徴とする請求項 8 記載の増幅型固体撮像装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は増幅型固体撮像装置の単位画素構造および増幅型固体撮像装置の製造方法に係わるものであり、特に増幅型固体撮像装置の遮光膜構造とその製造方法とに係わるものであり、高感度であり感度シェーディングの無い増幅型固体撮像装置を提供するものである。

【0002】

【従来の技術】光電変換により発生した信号電荷で信号電荷蓄積部の電位を変調し、その電位により画素内部の増幅トランジスタを変調することで画素内部に増幅機能を持たせた固体撮像装置は増幅型固体撮像装置と呼ばれ、低電圧単一電源動作が可能であるとともに、チップ上に駆動回路を始めとするロジック回路を搭載可能であることから、今後の固体撮像装置の主流素子として期待されている。

【0003】増幅型固体撮像装置における画素の基本構成は、光電変換のためのフォトダイオードとこのフォトダイオードの電圧を初期化するためのリセットトランジスタ、増幅のためのトランジスタ、ライン選択のためのトランジスタあるいは容量結合、そしてフォトダイオードと増幅トランジスタゲートとを接続する配線である。さらに、光電変換した信号電荷を一時蓄積する場合にはフォトダイオードとは異なる領域に蓄積ダイオードを設け、フォトダイオードと蓄積ダイオードの間には転送ゲートを設ける。

【0004】また、フォトダイオードの低雑音化のためには、フォトダイオードを構成するPN接合領域を半導体基板内部に埋め込む構造の埋め込み型フォトダイオード構造を用いることもできる。

【0005】

【発明が解決しようとする課題】ところで、増幅型固体撮像装置の単位画素内部には複数のトランジスタ構造が形成されており、このトランジスタの駆動あるいはトランジスタから画素外部への信号出力等のための金属配線構造が含まれている。さらに、これらの金属配線構造と電気的に分離された形での遮光膜構造を形成して、フォトダイオード以外の領域への光入射を防ぐことが必要となる。この遮光膜構造により、単位画素内部での光入射が制限され、したがって、この遮光膜構造によりフォトダイオードの開口が定義される。

【0006】このように、単位画素内部に複数層の金属材料層構造を含む増幅型固体撮像装置においては、単位画素内部における光学的設計上の課題が新たに発生する。ひとつは、近年の単位画素の微細化においては必須構造ともいえる、フォトダイオードの実質開口率を向上するためのマイクロレンズ構造とのミスマッチである。

すなわち、CCDにおいては、フォトダイオードの開口を定義する遮光膜の開口部の半導体基板からの高さは極めて低く設計されており、フォトダイオードへの入射光の集光のためのマイクロレンズ設計は容易であるのに対して、上述のように増幅型固体撮像装置においては、遮光膜の開口部の半導体基板からの高さは必然的に大きくなってしまい、マイクロレンズの設計は極めて困難になってしまう。もうひとつは、撮像領域中央部と撮像領域周辺部との間で感度差が発生する、いわゆる感度シェーディングの問題である。これは、入射光と半導体基板表面とで形成される光入射角が撮像領域中央部では $90^\circ$ であるのに対して、撮像領域周辺部では $90^\circ$ では無いことに起因している。すなわち、上述のように半導体基板より高い部分に遮光膜の開口部が形成されているために、光入射角が $90^\circ$ では無い場合には、この遮光膜の開後部の半導体基板への投影部はフォトダイオードと一致せず、とくに遮光膜の開口部が高い位置に形成される増幅型固体撮像装置ではその影響が顕著である。

【0007】一方、半導体基板深部にまで到達する、半導体基板での吸収率が低い長波長光による混色やブルーミングを防止する構造として、N型半導体基板表面にP型ウェル領域を形成し、このP型ウェル内にフォトダイオードN層を形成する、いわゆるN-sub. 構造が有効であることが知られている。この構造によれば、上記のN型半導体基板とP型ウェル領域との間に適当なバイアス電圧を印加することで、半導体基板深部で発生した過剰な電荷をN-sub. に掃き出すことが可能となり、上述の混色・ブルーミングを防止できる。

【0008】このN-sub. 構造においては、P型ウェル領域の電位を固定することが重要であり、理想的には各単位画素構造内部にP型ウェル領域へのコンタクト構造を設け、低抵抗な金属配線により全撮像領域にわたって、P型ウェル電位を安定させることが望ましいが、画素内部に新たにコンタクト構造を設けることは、単位画素の微細化の要求と相反している。

【0009】

【課題を解決するための手段】本発明によれば、遮光膜の開口部が半導体基板から高い位置に形成されてしまうことに起因する上述の課題を解決するために、遮光膜の開後部から半導体基板表面までの間に、遮光性材料からなる光学パイプ状の構造を形成しているので、マイクロレンズの設計においては遮光膜開口部のみを考慮する設計が可能であり、高感度な増幅型固体撮像装置を得ることができる。

【0010】また、撮像領域周辺部においても、光入射角が $90^\circ$ 以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射するので、感度シェーディングの発生しない増幅型固体撮像装置が得られる。

【0011】さらに、本発明によれば、上記の遮光膜お

よび光学パイプ構造がフォトダイオード表面の半導体基板あるいは半導体基板表面ウェルと同一の導電型領域と電気的に接続するので、撮像領域外部において遮光膜と半導体基板あるいは半導体基板表面ウェルとを電気的に接続することで、撮像領域内部に新たにコンタクト構造を設けることなく撮像領域内部の半導体基板電位あるいは半導体基板表面ウェル電位を安定することが可能となる。

【0012】本発明によれば、遮光膜の開口部が半導体基板から高い位置に形成されてしまうことに起因する上述の課題を解決するために、遮光膜の開後部から半導体基板表面までの間に、遮光性材料からなる光学パイプ状の構造を形成しているので、マイクロレンズの設計においては遮光膜開口部のみを考慮する設計が可能であり、高感度な増幅型固体撮像装置を得ることができる。

【0013】また、撮像領域周辺部においても、光入射角が90°以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射するので、感度シェーディングの発生しない増幅型固体撮像装置が得られる。

【0014】さらに、本発明によれば、上記の遮光膜および光学パイプ構造がフォトダイオード表面の半導体基板あるいは半導体基板表面ウェルと同一の導電型領域と電気的に接続するので、撮像領域外部において遮光膜と半導体基板あるいは半導体基板表面ウェルとを電気的に接続することで、撮像領域内部に新たにコンタクト構造を設けることなく撮像領域内部の半導体基板電位あるいは半導体基板表面ウェル電位を安定することが可能となる。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を実施例を用いて説明する。

【0016】図1は本発明の第1の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図であり、本発明の骨子となるフォトダイオード、転送トランジスタ、および蓄積ダイオードを含む領域の断面構造を示している。図1に示した構造以外については、従来の増幅型固体撮像装置と同様であるので省略する。

【0017】p型半導体基板1は、その表面側のダイオード・トランジスタ動作のための領域がたとえばpウェル構造等のp型領域であれば、n型半導体基板とすることもできる。

【0018】フォトダイオードのためのn型不純物領域2および、蓄積ダイオードのためのn型不純物領域4は、たとえば燐のイオン注入で形成できる。このフォトダイオードにおいて光電変換された信号電荷は、フォトダイオード内部に蓄積されたのちフォトダイオードに隣接して形成される転送ゲート5を介して、蓄積ダイオードに転送・蓄積される。

【0019】転送ゲート5は、p型半導体基板1表面を熱酸化したのちにCVD等によりゲート電極としてたとえばポリシリコン等を堆積し、さらにフォトリソグラフィとRIE等のエッチングとを組み合わせることで図1に示す形状に加工・形成することができる。

【0020】蓄積ダイオードを形成するn型不純物層4には、コンタクトホールを介してアルミニウム等の第1金属配線6が接続されている。この第1金属配線6は、単位画素内部の増幅トランジスタのゲート電極（不図示）に接続され、したがって、増幅トランジスタのゲート電極に印加されるゲート電圧は、蓄積ダイオードに蓄積された信号電荷量により変調される。

【0021】蓄積ダイオードに蓄積した信号電荷は、蓄積ダイオードに隣接して設けられたリセットゲート（不図示）を介してリセットドレイン（不図示）に排出される。

【0022】これらの、増幅トランジスタ構造、およびリセットトランジスタ構造については、従来の増幅型固体撮像装置と同様であり、通常のMOS工程により形成可能な一般的構造であるので、その構造および形成の方法に関する説明を省略する。

【0023】前記増幅トランジスタ（不図示）のソースおよびドレインは、第1金属配線6および第1金属配線6の上層に絶縁膜10を介して形成される第2金属配線7により、撮像領域外部に接続される。

【0024】第2金属配線7の上層に、絶縁層10を介して、たとえばアルミニウムを主成分とする遮光性の材料からなる遮光膜8を形成する。

【0025】この遮光膜8には、フォトダイオードへの光入射のための開口部が形成されるが、この開口部の絶縁層10をRIE等の異方性エッチングにより半導体基板1にエッチングが到達しない程度にエッチングする。

【0026】この工程については、図6を用いて説明する。

【0027】図6は、本発明の第1の実施例に係わる増幅型固体撮像装置の製造方法を説明するための単位画素の概略断面構造図であり、フォトダイオード領域における遮光膜構造のみを記載しており、転送ゲート・金属配線等を省略している。

【0028】図6(a)は、遮光膜8にフォトダイオードのための開口部が形成された状態を示している。

【0029】これに続き、遮光膜8の開口部に対して自己整合的に絶縁層10をRIE等の異方性エッチングによりエッチング加工することで図6(b)の構造を得る。その後、たとえばタングステン等のCVDのような等方性な堆積工程により第2の遮光膜9をコンフォーマルに堆積すると図6(c)の構造となる。

【0030】次に、たとえばRIE等の異方性エッチングにより第2の遮光膜9をエッチバックすることで、図6(d)に示す、いわゆるサイドウォールからなるパイ

プ状の第2の遮光膜9の構造を得ることができる。

【0031】その後、遮光膜8および第2の遮光膜9上の平坦化のために、絶縁膜をたとえばCVD等により堆積し、エッチバックあるいはCMP等の工程により、絶縁膜10表面を平坦化する。

【0032】さらに、フォトダイオードの実質開口率を向上するためにオンチップのマイクロレンズ11を形成することで図1の構造を得ることができる。

【0033】図1の構造による効果を図4および図5により説明する。

【0034】従来構造（図9）の増幅型固体撮像装置においては、単位画素内部に形成される複数の金属配線層（6、7）の存在により、マイクロレンズ11の半導体基板1からみた高さが高くなってしまう。したがって、フォトダイオードの実質開口率を向上するために形成したマイクロレンズ11による入射光の集光を遮光膜8の開口部に遮られないように設計すると、マイクロレンズ11の焦点は半導体基板1より高い位置になってしまい、その結果としてマイクロレンズ11の周辺部に入射した光はフォトダイオード以外の領域に入射してしまい、フォトダイオードの感度向上は不十分となってしまう（図5）。

【0035】一方、本発明の第1の実施例によれば、従来構造ではフォトダイオード以外の領域に入射していた光は、図4に示すようにパイプ状に形成された第2の遮光膜9により反射し、フォトダイオードに入射し、十分な感度向上効果を得ることができる。

【0036】同様に、従来構造においては、チップ周辺部の画素での入射光の半導体基板に対する入射角が90°でなくなることにより、チップ中央部の画素と比較してフォトダイオードへの入射光量が低下してしまい、チップ周辺部に向かって感度が逓減するという、いわゆる感度シェーディングが発生していたが、本発明の第1の実施例によれば、入射光の入射角に依らず、入射光はパイプ状の第2の遮光膜9による反射によりすべてフォトダイオードに入射することになるので感度シェーディングを完全に防止できる。

【0037】図2は本発明の第2の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図であり、本発明の骨子となるフォトダイオード、転送トランジスタ、および蓄積ダイオードを含む領域の断面構造を示している。図2に示した構造以外については、従来の増幅型固体撮像装置と同様であるので省略する。

【0038】p型半導体基板1は、その表面側のダイオード・トランジスタ動作のための領域がたとえばpウェル構造等のp型領域であれば、n型半導体基板とすることもできる。

【0039】フォトダイオードのためのn型不純物領域2および、蓄積ダイオードのためのn型不純物領域4

10

20

30

40

50

は、たとえば隣のイオン注入で形成できる。本実施例では、フォトダイオードの構造をダイオードを形成するPN接合を半導体基板内部に埋め込んだ構造の、いわゆる埋め込みフォトダイオードとしている。埋め込みフォトダイオードのためのp型不純物領域3は、たとえば硼素のイオン注入により形成することができる。

【0040】このフォトダイオードにおいて光電変換された信号電荷は、フォトダイオード内部に蓄積されたのちフォトダイオードに隣接して形成される転送ゲート5を介して、蓄積ダイオードに転送・蓄積される。

【0041】転送ゲート5は、p型半導体基板1表面を熱酸化したのちにCVD等によりゲート電極としてたとえばポリシリコン等を堆積し、さらにフォトリソグラフィとRIE等のエッチングとを組み合わせることで図1に示す形状に加工・形成することができる。

【0042】蓄積ダイオードを形成するn型不純物層4には、コンタクトホールを介してアルミニウム等の第1金属配線6が接続されている。この第1金属配線6は、単位画素内部の増幅トランジスタのゲート電極（不図示）に接続され、したがって、増幅トランジスタのゲート電極に印加されるゲート電圧は、蓄積ダイオードに蓄積された信号電荷量により変調される。

【0043】蓄積ダイオードに蓄積した信号電荷は、蓄積ダイオードに隣接して設けられたリセットゲート（不図示）を介してリセットドレイン（不図示）に排出される。

【0044】これらの、増幅トランジスタ構造、およびリセットトランジスタ構造については、従来の増幅型固体撮像装置と同様であり、通常のMOS工程により形成可能な一般的構造であるので、その構造および形成の方法に関する説明を省略する。

【0045】前記増幅トランジスタ（不図示）のソースおよびドレインは、第1金属配線6および第1金属配線6の上層に絶縁膜10を介して形成される第2金属配線7により、撮像領域外部に接続される。

【0046】第2金属配線7の上層に、絶縁層10を介して、たとえばアルミニウムを主成分とする遮光性の材料からなる遮光膜8を形成する。

【0047】この遮光膜8には、フォトダイオードへの光入射のための開口部が形成されるが、この開口部の絶縁層10をRIE等の異方性エッチングにより半導体基板1にエッチングが到達しない程度にエッチングする。

【0048】この工程については、図7を用いて説明する。

【0049】図7は、本発明の第2の実施例に係わる増幅型固体撮像装置の製造方法を説明するための単位画素の概略断面構造図であり、フォトダイオード領域における遮光膜構造のみを記載しており、転送ゲート・金属配線等を省略している。

【0050】図7（a）は、遮光膜8にフォトダイオー

ドのための開口部が形成された状態を示している。

【0051】これに続き、遮光膜8の開口部に対して自己整合的に絶縁層10をRIE等の異方性エッチングによりエッチング加工することで図7(b)の構造を得る。

【0052】その後、たとえばタングステンのCVDのような等方性な堆積工程により第2の遮光膜9をコンフォーマルに堆積すると図7(c)の構造となる。

【0053】次に、たとえばRIE等の異方性エッチングにより第2の遮光膜9をエッチバックすることで、図7(d)に示す、いわゆるサイドウォールからなるパイプ状の第2の遮光膜9の構造を得ることができる。

【0054】その後、遮光膜8および第2の遮光膜9上の平坦化のために、絶縁膜をたとえばCVD等により堆積し、エッチバックあるいはCMP等の工程により、絶縁膜10表面を平坦化する。

【0055】さらに、フォトダイオードの実質開口率を向上するためにオンチップのマイクロレンズ11を形成することで図2の構造を得ることができる。

【0056】図2に示す本発明の第2の実施例による効果は、第1の実施例による効果と同様であるので、その説明は省略するが、本実施例においては、いくつかの点で第1の実施例の効果を上回る効果がある。

【0057】それは、パイプ状に形成された第2の遮光層9が埋め込みフォトダイオードのp型不純物領域3に接続されていることによるものである。

【0058】ひとつは、パイプ状に形成された第2の遮光層9が埋め込みフォトダイオードのp型不純物領域3に接続されることによって、フォトダイオードとそれ以外の領域は光学的に完全に分離されているので、フォトダイオード以外の領域への入射光の漏れ込みは完全に排除された点である。

【0059】もうひとつは、埋め込みフォトダイオードのp型不純物領域3に接続されている第2の遮光膜9は、第1の遮光膜8に接続されており、このために、遮光膜8および遮光膜9は、単なる遮光膜という機能の他に、フォトダイオードp型不純物領域3およびp型半導体基板1あるいはp型ウェル構造のシャント配線としての機能を持つ。したがって、スポット光の入射等により局所的にフォトダイオードp型不純物領域3およびp型半導体基板1あるいはp型ウェル構造の電位が不安定になることを防止することが可能となる。

【0060】特に、遮光膜8を撮像領域外部においてp型半導体基板1あるいはp型ウェル構造とコンタクトする構造をとることにより、その電位安定化の効果をより確実なものとするのが可能となる。

【0061】図3は本発明の第3の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図であり、本発明の骨子となるフォトダイオード、転送トランジスタ、および蓄積ダイオードを含む領域の断

面構造を示している。図3に示した構造以外については、従来の増幅型固体撮像装置と同様であるので省略する。

【0062】p型半導体基板1は、その表面側のダイオード・トランジスタ動作のための領域がたとえばpウェル構造等のp型領域であれば、n型半導体基板とすることもできる。

【0063】フォトダイオードのためのn型不純物領域2および、蓄積ダイオードのためのn型不純物領域4は、たとえば隣のイオン注入で形成できる。

【0064】本実施例では、フォトダイオードの構造をダイオードを形成するPN接合を半導体基板内部に埋め込んだ構造の、いわゆる埋め込みフォトダイオードとしている。

【0065】埋め込みフォトダイオードのためのp型不純物領域3は、たとえば硼素のイオン注入により形成することができる。

【0066】このフォトダイオードにおいて光電変換された信号電荷は、フォトダイオード内部に蓄積されたのちフォトダイオードに隣接して形成される転送ゲート5を介して、蓄積ダイオードに転送・蓄積される。

【0067】転送ゲート5は、p型半導体基板1表面を熱酸化したのちにCVD等によりゲート電極としてたとえばポリシリコン等を堆積し、さらにフォトリソグラフィとRIE等のエッチングとを組み合わせることで図1に示す形状に加工・形成することができる。

【0068】蓄積ダイオードを形成するn型不純物層4には、コンタクトホールを介してアルミニウム等の第1金属配線6が接続されている。この第1金属配線6は、単位画素内部の増幅トランジスタのゲート電極（不図示）に接続され、したがって、増幅トランジスタのゲート電極に印加されるゲート電圧は、蓄積ダイオードに蓄積された信号電荷量により変調される。

【0069】蓄積ダイオードに蓄積した信号電荷は、蓄積ダイオードに隣接して設けられたリセットゲート（不図示）を介してリセットドレイン（不図示）に排出される。これらの、増幅トランジスタ構造、およびリセットトランジスタ構造については、従来の増幅型固体撮像装置と同様であり、通常のMOS工程により形成可能な一般的な構造であるので、その構造および形成の方法に関する説明を省略する。

【0070】前記増幅トランジスタ（不図示）のソースおよびドレインは、第1金属配線6および第1金属配線6の上層に絶縁膜10を介して形成される第2金属配線7により、撮像領域外部に接続される。

【0071】第2金属配線7の上層に、絶縁膜10を介して、たとえばアルミニウムを主成分とする遮光性の材料からなる遮光膜8を形成する。

【0072】この遮光膜8には、フォトダイオードへの光入射のための開口部が形成されるが、この開口部の絶



縁層 10 を R I E 等の異方性エッチングにより半導体基板 1 にエッチングが到達しない程度にエッチングする。

【0073】この工程については、図 8 を用いて説明する。

【0074】図 8 は、本発明の第 3 の実施例に係わる増幅型固体撮像装置の製造方法を説明するための単位画素の概略断面構造図であり、フォトダイオード領域における遮光膜構造のみを記載しており、転送ゲート・金属配線等を省略している。

【0075】図 8 (a) は、遮光膜 8 にフォトダイオードのための開口部が形成された状態を示している。

【0076】これに続き、遮光膜 8 の開口部に対して自己整合的に絶縁層 10 を R I E 等の異方性エッチングによりエッチング加工することで図 8 (b) の構造を得る。

【0077】本実施例においては、これ以降の工程において半導体基板 1 内部の p 型不純物領域 3 がエッチングされることを防止するために、ここで第 2 の遮光膜 9 の材料の異方性エッチングに対するエッチング耐性のある透光性材料 12 を堆積する (図 8 (c))。このエッチング耐性のある材料の堆積としては、たとえばスパッタリングにより窒化チタンを数百 Å 程度堆積する方法が可能である。その後、たとえばタングステンの CVD のような等方性な堆積工程により第 2 の遮光膜 9 をコンフォーマルに堆積すると図 8 (d) の構造となる。

【0078】次に、たとえば R I E 等の異方性エッチングにより第 2 の遮光膜 9 をエッチバックすることで、図 8 (e) に示す、いわゆるサイドウォールからなるパイプ状の第 2 の遮光膜 9 の構造を得ることができる。

【0079】その後、遮光膜 8 および第 2 の遮光膜 9 上の平坦化のために、絶縁膜をたとえば CVD 等により堆積し、エッチバックあるいは CMP 等の工程により、絶縁膜 10 表面を平坦化する。

【0080】さらに、フォトダイオードの実質開口率を向上するためにオンチップのマイクロレンズ 11 を形成することで図 3 の構造を得ることができる。

【0081】図 3 に示す本発明の第 3 の実施例による効果は、第 2 の実施例による効果と同様であるので、その説明は省略するが、本実施例においては、いくつかの点で第 1 の実施例の効果を上回る効果がある。

【0082】それは、パイプ状に形成された第 2 の遮光層 9 と埋め込みフォトダイオードの p 型不純物領域 3 との間に透光性薄膜 12 が形成されていることによるものである。

【0083】すなわち、第 2 の遮光層 9 をパイプ状に加工する工程 (図 8 (d), (e)) における、半導体基板 1 の保護効果である。たとえば第 2 の遮光膜 9 がタングステンによる場合には、その異方性エッチングにおいては反応生成物の蒸気圧が高い弗素系ガスを用いることが一般的であるが、タングステンのオーバーエッチング

においては、弗素系ガスによる半導体基板 1 のエッチングが発生してしまい、埋め込みフォトダイオードのための p 型不純物領域 3 がエッチングされてしまう可能性がある。しかし、本実施例によれば、透光性薄膜 12 として上記異方性エッチングに対する耐性のある窒化チタンを用いているので、そのような問題は発生しない。

【0084】また、図 3 および図 8 においては、透光性の導電性薄膜 12 として数百 Å の窒化チタン薄膜を用いた例を示したが、必要に応じて導電性を犠牲にした透光性の薄膜で代替することも可能である。この場合には遮光膜 8 および遮光膜 9 と埋め込みフォトダイオード p 型不純物領域 3 とが電氣的に接続しないことになるが、その場合においても、遮光膜 9 と埋め込みフォトダイオード p 型不純物領域 3 との間には、極めて薄い絶縁性の透光性薄膜 12 を介した容量結合が形成されており、したがって、スポット光の入射等により局所的にフォトダイオード p 型不純物領域 3 および p 型半導体基板 1 あるいは p 型ウェル構造の電位が不安定になることを防止することが可能となる。

【0085】特に、遮光膜 8 を撮像領域外部において p 型半導体基板 1 あるいは p 型ウェル構造とコンタクトする構造をとることにより、その電位安定化の効果をより確実なものとするのが可能となる。

【0086】その他、本発明の要旨を逸脱しない範囲で、種々変形実施可能である。

【0087】

【発明の効果】本発明によれば、遮光膜の開口部が半導体基板から高い位置に形成されてしまうことに起因する上述の課題を解決するために、遮光膜の開後部から半導体基板表面までの間に、遮光性材料からなる光学パイプ状の構造を形成しているので、マイクロレンズの設計においては遮光膜開口部のみを考慮する設計が可能であり、高感度な増幅型固体撮像装置を得ることができる。

【0088】また、撮像領域周辺部においても、光入射角が 90° 以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射するので、感度シェーディングの発生しない増幅型固体撮像装置が得られる。

【0089】さらに、本発明によれば、上記の遮光膜および光学パイプ構造がフォトダイオード表面の半導体基板あるいは半導体基板表面ウェルと同一の導電型領域と電氣的に接続するので、撮像領域外部において遮光膜と半導体基板あるいは半導体基板表面ウェルとを電氣的に接続することで、撮像領域内部に新たにコンタクト構造を設けることなく撮像領域内部の半導体基板電位あるいは半導体基板表面ウェル電位を安定することが可能となる。

【図面の簡単な説明】



【図 1】本発明の第 1 の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

【図 2】本発明の第 2 の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

【図 3】本発明の第 3 の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

【図 4】本発明の第 1 の実施例に係わる増幅型固体撮像装置の単位画素における入射光を説明するための単位画素の概略断面構造図。

【図 5】従来の増幅型固体撮像装置の単位画素における入射光を説明するための単位画素の概略断面構造図。

【図 6】本発明の第 1 の実施例に係わる増幅型固体撮像装置の製造方法を説明するための概略断面構造図。

【図 7】本発明の第 2 の実施例に係わる増幅型固体撮像装置の製造方法を説明するための概略断面構造図。

【図 8】本発明の第 3 の実施例に係わる増幅型固体撮像

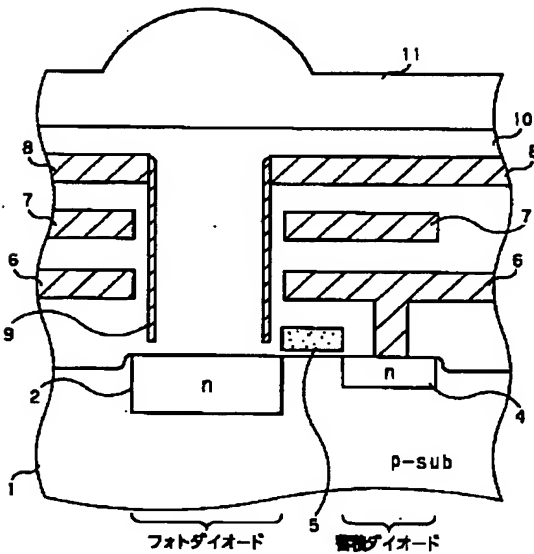
装置の製造方法を説明するための概略断面構造図。

【図 9】従来の増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

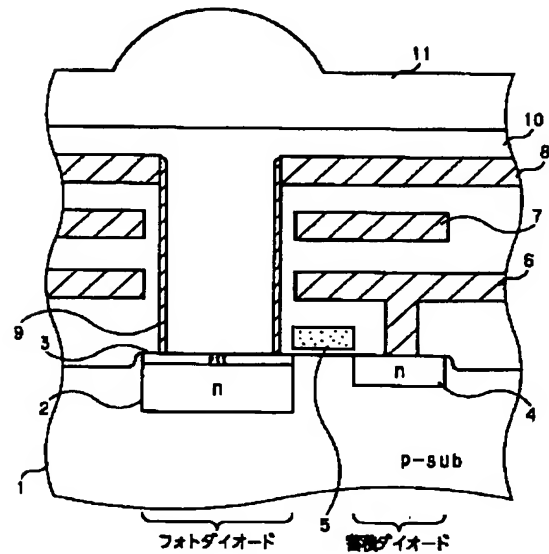
【符号の説明】

- 1…p 型半導体基板
- 2…フォトダイオード n 型不純物領域
- 3…埋め込みフォトダイオード p 型不純物領域
- 4…蓄積ダイオード n 型不純物領域
- 5…転送ゲート電極
- 6…第 1 金属配線
- 7…第 2 金属配線
- 8…第 1 遮光膜
- 9…第 2 遮光膜
- 10…絶縁層
- 11…マイクロレンズ
- 12…透光性薄膜

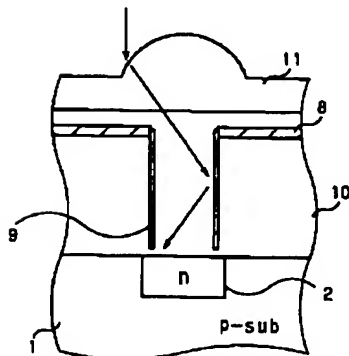
【図 1】



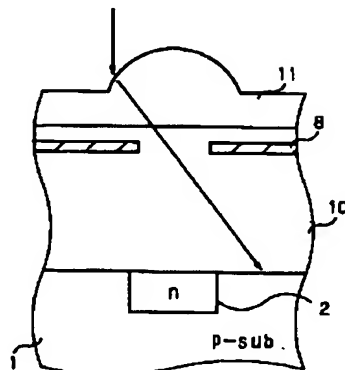
【図 2】



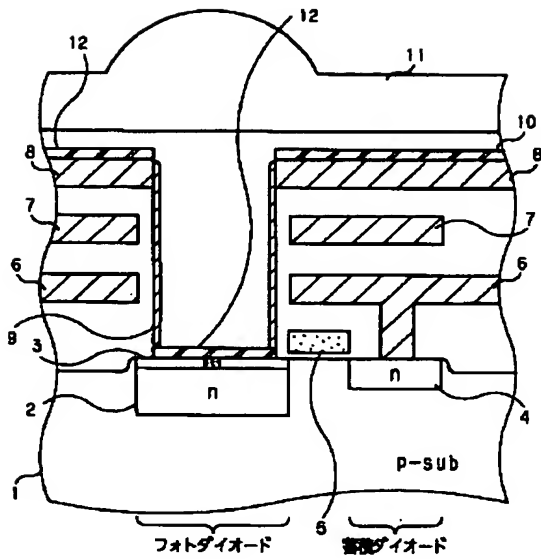
【図 4】



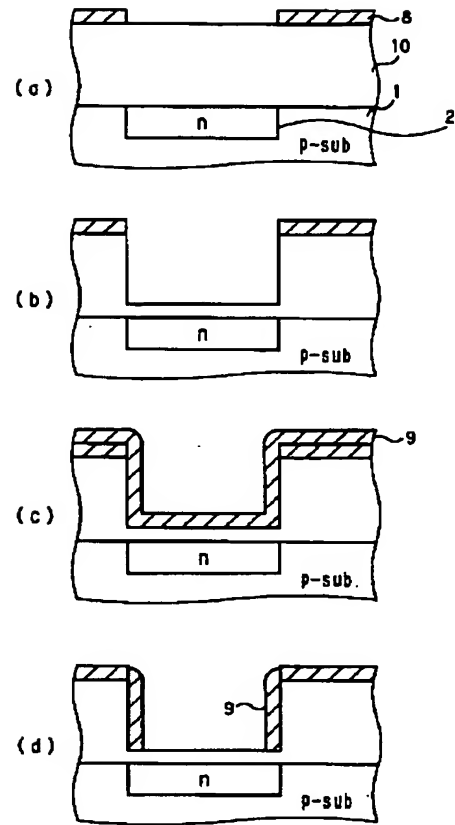
【図 5】



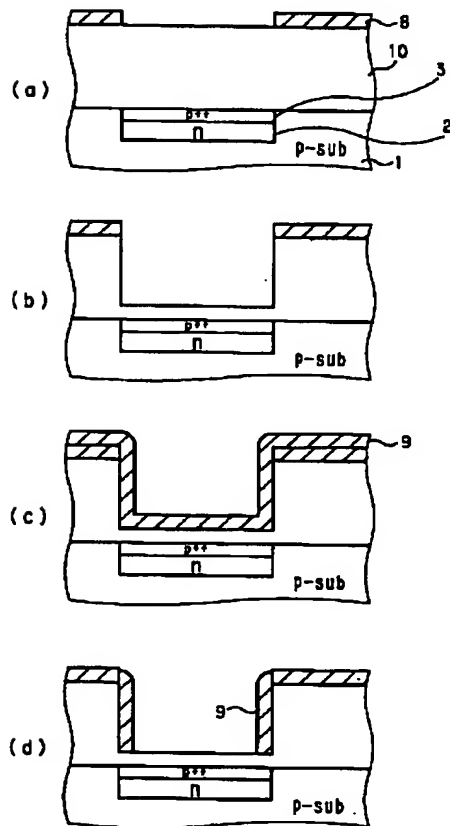
【図 3】



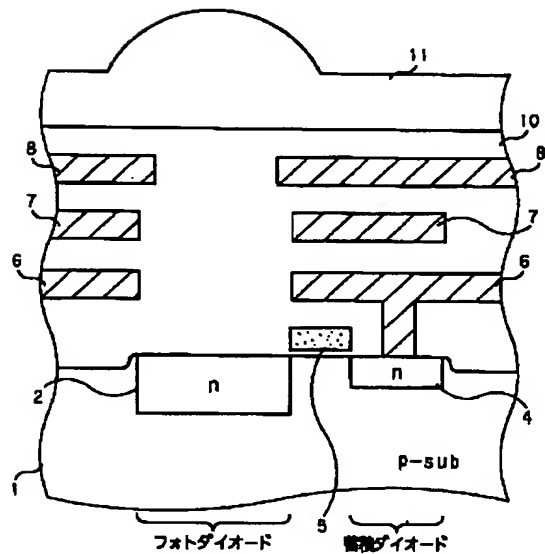
【図 6】



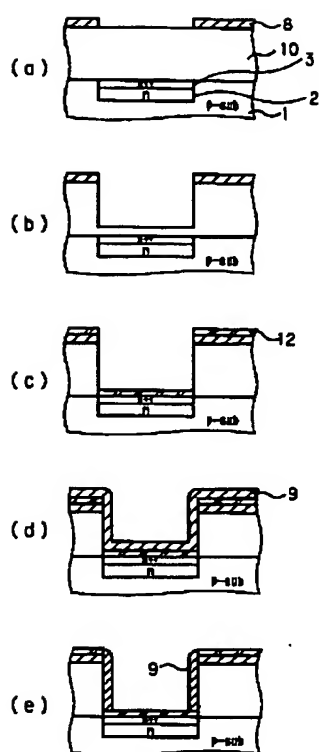
【図 7】



【図 9】



【図 8】



フロントページの続き

F ターム(参考) 4M118 AA01 AA05 AB01 BA14 CA03  
 CA04 CA18 CA32 CA40 DD12  
 EA06 FA06 FA33 GA09 GB03  
 GB07 GB11 GB15 GB19 GD04  
 GD07  
 5C024 AA01 CA03 CA10 CA12 CA31  
 FA01 GA01 GA33 GA51 HA10